

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,  
Please do not report the images to the  
Image Problem Mailbox.

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

昭59-70091

⑫ Int. Cl.<sup>3</sup>H 04 N 9/04  
5/26  
7/13

識別記号

庁内整理番号  
8321-5C  
7155-5C  
8321-5C

⑬ 公開 昭和59年(1984)4月20日

発明の数 1  
審査請求 未請求

(全 11 頁)

⑭ 電子ステルカメラ

⑮ 特 願 昭57-178496  
 ⑯ 出 願 昭57(1982)10月13日  
 ⑰ 発 明 者 河原厚  
 川崎市宮前区有馬 7-15-18  
 ⑱ 発 明 者 黒岩壽久  
 川崎市高津区千年764

⑲ 発 明 者 太田雅  
 東京都世田谷区上野毛 4-4-8  
 ⑳ 出 願 人 日本光学工業株式会社  
 東京都千代田区丸の内 3 丁目 2 番 3 号  
 ㉑ 代 理 人 弁理士 木村三朗 外 1 名

## 明 細 書

## 1. 発明の名称

電子ステルカメラ

## 2. 特許請求の範囲

① カラーフィルタを備えた固体撮像素子と；該撮像素子の出力信号を A/D 変換する A/D 変換手段と；該 A/D 変換手段の出力信号の一水平走査信号を前記カラーフィルタの色要素毎に分離する分離手段と；該分離手段によつて分離された各色要素毎の信号をそれぞれ符号化し、圧縮する複数の符号化圧縮手段と；該符号化圧縮手段の出力信号を記憶媒体に記憶する記憶手段と；を備えたことを特徴とする電子ステルカメラ。

② 符号化圧縮手段は、DPCM 回路である特許請求の範囲第 1 項に記載の電子ステルカメラ。

③ 記憶手段は、RAM よりなるバッファメモリとインターフェイスと空気バブルメモリとを含む特許請求の範囲第 1 項に記載の電子ステルカメラ。

④ 記憶手段には、各走査線毎の最終予測値が DPCM 回路による符号化の際の誤りを検出するた

めの番号として記憶される特許請求の範囲第 2 項に記載の電子ステルカメラ。

⑤ 最終予測値は、同一予測値が複数のアドレスに分散重複記憶される特許請求の範囲第 4 項に記載の電子ステルカメラ。

## 3. 発明の詳細な説明

本発明は、デジタル記録方式の電子ステルカメラに関する。

全固体化電子ステルカメラは、従来、技術上の制約から単に検討の対象でしかなかったが、集積回路の進歩等により実現の可能性が高まっている。以下、この種の電子ステルカメラの概要を図面に基つて説明する。

第 1 図は、従来試作された電子ステルカメラの一例を示すブロック図である。図中(1)は CCD 固体撮像素子、(2)はその駆動回路、(3)は CCD (1) の出力信号を増幅するプリアンプであり、(4)は γ 補正等を行なうプロセス増幅器である。但し、CCD 固体撮像素子(1)が単板カラー撮像素子の場合は、プロセス増幅器(4)には、単板カラー撮像素子の各カラー

- フィルタに対応する出力を分離する色分離回路及びNTSC カラーエンコーダ回路が含まれる。このプロセス増幅器(4)の出力映像信号は、通常8bitのA/D変換器(5)によりデジタル化され、バッファメモリ(6)にテレビジョンの映像信号の1フィールド又は1フレーム分が記録される。この場合、CCD固体撮像素子(1)を白黒撮像素子とし、その水平方向画素数を仮に512画素とすれば、バッファメモリ(6)の記憶容量は、フィールドメモリの場合は1Mbitを、フレームメモリの場合は2Mbitを用意する必要がある。バッファメモリ(6)に接続されたD/A変換器(7)は、記憶した画像をディスプレイするために用いられる。バッファメモリ(6)に対しては、更にメモリインターフェイス(8)を介してマイクロコンピュータのCPU(9)が接続され、このCPU(9)は、周辺装置としてプログラム等を格納するRAM・ROMメモリ(10)と、画像データの記録・保存に用いられる磁気バブル素子(11)とに、マイコンバスを介して接続されている。(12)は同期信号発生回路であり、上記の各回路にタイミングパ

ルスを送出する。

従来の電子ステルカメラは、以上のような構成になっているため、次のような欠点があった。

その第1は、バッファメモリ(6)が極めて大容量となることである。特に、カラー撮像を行ない、プロセス増幅器(4)の出力映像信号がNTSC カラー信号である場合には、A/D変換器(5)の変換周波数としてカラー副搬送波周波数の4倍である1431818MHzという高い周波数を必要とし、1水平走査線当たり910点のサンプリングを行なうことになるため、バッファメモリ(6)の記憶容量は、フィールド画像においてさえ2Mbit近くの容量を必要とする。このような大容量メモリを小型のカメラ内に収めることは、消費電力の点からも、体積の点からも非現実的である。

第2の欠点は、バッファメモリ(6)の内容を磁気バブル(11)に移すに際してCPU(9)を介する点にある。CPU(9)を介してデータの処理、例えば符号化による圧縮を行なうとすれば、それに要する時間は無視できなくなり、その間バッファメモリ

(6)は動作し続け、従って、消費電力が大きくなり、しかも連続撮影の繰り返し周期が長くなってしまい、即ち撮影ができないという欠点があった。

更に、第3の欠点は、カラー撮像の場合に色分離回路等のカラー信号処理回路をカメラ本体に入れるために生じる回路の複雑さと、消費電力の増大、カメラ自体の大型化にあった。

本発明は、これらの欠点を解決し、小型・低消費電力で、しかも1コマ当たりの記憶容量も少なくして済み、従って、遅延も可能となる高性能の全固体化電子ステルカメラを提供することを目的とする。

本発明の電子ステルカメラは、上述の目的を達成するために、カラーフィルタを備えた固体撮像素子の出力に対し、1走査当たりのカラーフィルタの色の種類と同数の符号化圧縮手段、例えばDPCM回路を用意し、色分離符号化を行なうのみで、他の付加的な処理を行わず、直接記憶するように構成したことに特徴がある。

以下、本発明の実施例を図面に基づいて説明す

る。

第2図(a)-(d)は、従来の単板カラー固体撮像素子に用いられて来たカラーフィルタアレイの例を示している。第2図(a)は代表的なモザイクフィルタであるベイア型フィルタ、第2図(b)はストライプフィルタ、第2図(c)は受光部が六角形格子を作る画素配置に対するフィルタの一例である。ここでは、カラーフィルタに用いられる色フィルタに原色であるR,G,Bを用い、且つ、3色としているが、これはもちろん補色であるマゼンタMg、黄Ye、シアンCy或いは全色透過フィルタWの組合せであつても良い。

以下の実施例では、上述のカラーフィルタをその受光部に重ね合わせた固体撮像素子を用いた場合について説明する。

第3図は、本発明の一実施例に係る電子ステルカメラのブロック図であり、この実施例においてカラーフィルタには第2図(c)に示したベイアアレイのフィルタを用いている。

同図において、(13)は絞りを行う凸形レンズ、

図455-70091(3)

(14)はスイッチリターンミラー或いはハーフミラー(プリズム)であり、(15)はペンタプリズムを含むファインダ光学系である。(16)は測光素子(17)の出力を受け、シャッタタイムを演算する測光回路である。また、(18)はシャッタ機能を持つ固体撮像素子であり、その受光面には、第2図例に示したカラーフィルタ(19)が重ね合わされて貼着されている。(20)は、固体撮像素子(18)の駆動回路であり、測光回路(16)の出力に応じた信号電荷の蓄積と読み出しとを制御する。カメラ全体の動作は、全て発振器を含む同期信号発生回路(21)の出力パルスに同期して制御される。その場合、カメラ内で必要な各種のタイミングパルスは、タイミングパルス発生回路(22)が同期信号発生回路(21)の出力パルスを受け、且つ、それと同時に撮影者の与えるレリーズスイッチ(23)のON/OFF信号及び撮影条件設定回路(24)の出力を用いて作り出される。

以下、撮影の手順を簡単に述べる。まず、撮影者により撮影条件、例えば、遠写か単写かの選択、

或いはマニュアルかオートかの選択、露出補正の有無等が撮影条件設定回路(24)に設定された後、被写体をファインダ内に捉えて、レリーズスイッチ(23)をONし、これを受けて、タイミングパルス発生回路(22)がカメラ全体を初期状態にリセットする。リセットされた撮像素子駆動回路(20)は、所望のシャッタタイムに基づいて撮像素子(18)を駆動し、信号の蓄積と読み出しを行なわせる。その際、撮影範囲外の警告等は、警告回路(25)を用いて、LED、LCD等の表示やブザーでもって報知される。

ここで、再び第3図のブロック図の説明に戻るに、同図中、(26)は、撮像素子(26)の出力信号を増幅し、送信するA/D変換器(27)の入力レンジに適合させるためのブリアンプである。A/D変換器(27)は、その出力が8bitであることが望ましい。また、ブリアンプ(26)とA/D変換器(27)の間には、必要があれば圧縮回路を挿入することによりハイラチチュード化が実現される。

カラーフィルタ(19)を重ね合わせた単色カラー

固体撮像素子(18)の出力は、第2図例に示したフィルタを用いた場合には、各走査線毎にRとG、又はBとGの2信号が交互に繰り返す出力波形となる。A/D変換器(27)は、このような出力を各画素毎にA/D変換していく。もちろん、この場合A/D変換器を2回路用いて、変換周波数を半分に低下させることもできる。

A/D変換器(27)の出力である8ビットのデジタル信号は、本発明の符号化圧縮手段の実施例である2つのDPCM(Differential PCM)符号化回路(28)、(29)に印加される。このDPCM回路(28)、(29)は、ともに完全にデジタル回路で構成されており、その動作は、タイミングパルス発生回路(22)の出力パルスにより、互に撮像素子の読み出しクロック1周期分のずれを持ち、且つ、前記読み出しクロック周波数の半分の周波数で動作する。このようにして、2つのDPCM回路(28)、(29)は、例えばDPCM(28)がG信号のみを、DPCM(29)が走査線毎にR又はB信号を符号化させることができ、それらの出力として圧縮された4bitのDPCM符号化信

号を出力する。ここで、タイミングパルス発生回路(22)は、DPCM(28)、(29)に対してA/D変換器(27)の出力をカラーフィルタの色要素毎に分離する機能をもつものであり、本発明の分離手段の実施例に相当する。

これら2つのDPCM符号化回路(28)、(29)に接続されたRAMバッファメモリ(30)、(31)は、各々G信号とR又はB信号を1画素分蓄積するための記憶回路である。

撮像素子(18)に蓄積した信号電荷をA/D変換し、且つ、DPCM符号化した後バッファメモリ(30)、(31)に記憶するまでの時間は、撮像素子内信号電荷が暗電流により劣化しない程度の時間でなければならない。例えば、この時間を33msecとし、撮像素子(18)の水平画素数を512画素とすれば、フィールド画像(256走査線)として読み出しクロック周波数は約4MHzとなる。従つて、この時のDPCM回路(28)、(29)の動作クロック周波数は、2MHzで良いことになる。更に、2つのバッファメモリ(30)、(31)の記憶容量は、各々256kbitと

なり、先に述べた従来方法に比べて大幅に所要の記憶容量を低下させることができる。この 256 kbit は、市販の 64KRAM を用いれば 4 パッケージを備えればよい。また、市販の 256KRAM を用いれば 1 パッケージ備えればよく、装置は極めて小型化される。

バッファメモリ (30)、(31) に一組記憶された 1 画面情報は、引続き直ちに所望の付加情報、即ち誤り検出 (訂正) 符号、撮影条件データ (例えば撮影レンズの種類、シャッタータイム、絞り値、日時) 等とともに、田気バブルメモリインターフェイス (32) を介して田気バブルカセット (33) に伝送される。(34) は田気バブル駆動回路である。1 ケの田気バブルカセット (33) には、4 Mbit の田気バブルメモリが例えば 4 ケ内蔵されており、合計 16 Mbit の記憶容量となる。前述のように、フィールド画像 1 枚の情報は 512 Kbit におさえられるため、1 ケの田気バブルカセット (33) には 32 枚の画像が収められる。

このように、本実施例では、RAM バッファメモリ

リ (30)・(31)、田気バブルメモリインターフェイス (32) 及び田気バブルメモリが、本発明の記憶手段を構成している。

(35) は、レンズの種類及び撮影時の絞り値を検出するデータ検出回路であり、レンズからこの値の情報を検知する手段は公知の方法により可能である。本実施例では、これをレンズマウント上に設けた複数接点を介してレンズ側に電源供給を行い、レンズ鏡筒に内蔵された ROM からレンズの種類 (開放下値、焦点距離等) を、絞り値と連動するエンコーダから絞り値を、ともにデジタル的に読み取るようにする。接点数を減少させるために、情報の伝達にシリアルに行なうのが好適である。そのためのデータ発生回路 (36) は、IC 化された ROM と共にワンチップでパッケージされている。

また、本実施例の電子スタルカメラにおいては、第 3 図に示したように、2 種類の電源 (37)、(38) を有している。その一方 (38) は主電源であり、他方 (37) はバックアップ用電源である。通常は主電源 (38) が ON されると同時に、大容量のコンデンサ

あるいは小型の 2 次電池等に主電源から電流を供給しており、これをバブルカセット (33) 駆動時のバックアップ用電源 (37) として用いる構成となっている。その際バブルカセット (33) とその他の回路の何れをこのバックアップ用電源 (37) を用いて駆動するかは、消費電力、電源変動に対するノイズマージン等を考慮して最適な組合せが決定される。

このようにバックアップ用電源 (37) を備えていることにより、バブルカセット (33) を駆動する際大電流を必要とするにも拘らず、他の回路は殆んど電源が変動することなく安定に動作することができ、また、主電源 (38) から一時に大電流を取り出すこともないので、内部抵抗にも制約されず、従つて、主電源 (38) の使用可能な電池の範囲が広がることになる。

そして、本実施例においては、第 3 図のように、半導体 RAM 等で構成されたバッファメモリ (30)、(31) に記憶された 1 画面情報を、田気バブルカセット (33) に伝送する際、田気バブルに情報を伝送

開始し、伝送が終了するまでの短時間のみ田気バブルカセット (33) に電流を供給するようにしている。このようにした結果、従来、田気バブルの駆動方法として知られている、回転磁界でバブルを駆動する田界駆動方式或いは半導体ループに電流パルスを送って伝送駆動方式等の何れの方式にしても、電池駆動を考えた時所要電流が大き過ぎ、電池の内部抵抗のために出力電圧が低下し、田気バブルだけでなく、他の撮像、A/D 変換、符号化バッファメモリ等の回路に影響を与えてしまうという欠点が解決されることとなつた。

次に、前記付加情報について説明する。1 枚の画像に対しては、前述のように、垂直に 256 走査線分を用意した。しかしながら、テレビ表示を考えた場合、垂直方向の有効走査線は 240 本で十分であり、残り 16 本分 32Kbit (DPCM 1 チャンネルでは 16Kbit) には、画像以外の情報を格納することが可能となる。本実施例では、この領域に撮影条件やデジタルデータを扱う場合に不可欠な誤り検出 (訂正) 符号を割り当てている。この情報は、

画像を  
となる  
以上  
の重ね  
カラー  
色分離  
行なわ  
第 4  
れる電  
一列を、  
た (41  
のみが  
光送へ  
(41)で  
めの電  
流とな  
いる。  
ード  
装置  
能行

る電  
流  
れる  
示す  
流れ  
を示  
加  
3 倍  
が E  
(52  
る。  
記  
フ  
演  
値  
出  
の  
出  
路  
の

画像をフレーム画像としても単に垂直方向に2倍となるのみで何ら変わりはない。

以上のように本発明の特徴は、カラーフィルタの重ね合わせられた固体撮像素子の出力に対してカラーフィルタの画素分のDPCM回路を用意し、色分離符号化を行なうのみで、他の付加的処理を行わずいきなり記憶してしまう点にある。

第4図は、本発明の電子スチルカメラに用いられる電子シャッター機能を持つCCD固体撮像素子の一例を示した平面図である。図中、破線で囲まれた(41)はフォトダイオードを示しており、破線内のみが常に露光状態におかれ、それ以外の領域は光遮へいされている。(42)は、フォトダイオード(41)で生成した信号電荷を垂直方向に転送する垂直転送CCDであり、その下半分は蛇行型構造となっており、所要タップサイズを減少させている。垂直転送CCD(42)の上半分にフォトダイオード(41)から並列に転送された信号電荷は、転送後直ちにスミア現象を避けるため、その下半分の蛇行部分に転送される。その後は、水平転送CCD

(43)と垂直転送CCD(42)を逐次させつつ、信号電荷は素子の出力増幅器(44)より読み出される。

このような素子構造では、フォトダイオード(41)から垂直転送CCD(42)への引続く2度の転送の時間間隔(これがシャッタータイムになる。)を制御し、2度目の転送電荷を信号とすることで素子自体がシャッター機能を持つことになる。

次に、第2図例のストライプフィルタを用いた実施例について簡単に説明する。この場合には、各走査線に3信号が順に出力される。従つて、この場合には、DPCM回路は3組必要となる。第2図例の六角形格子の場合も同じである。その代り、これらの場合には、DPCM回路の動作周波数は読み出しクロック周波数の3分の1で良い。一般に、デジタル回路、例えばCMOS回路の消費電力は、動作周波数に比例すると考えても良いので、3回路になったことによる消費電力の増加は無いと考えて良い。これらの場合も一旦記録された信号は、そのメモリ内アドレスが明らかであり、再生してテレビジョン或いはハードコピーに出力す

る際に所要の処理が行なわれる。

第5図は、本発明の電子スチルカメラに用いられる符号化圧縮手段としてのDPCM回路の一例を示すブロック図である。図中、特に破線で示した流れは復調時に本回路を用いた時のデータの流れを示している。

第5図において、データ入力端子(51)には、第3図の(27)で示したA/D変換器の8bit出力信号が印加される。このデータは、8bitラッチ回路(52)にクロックパルスCK1で読み取られ保持される。このときのクロックパルスCK1は、撮像素子読み出しクロックの半分の周波数(ベイヤル配置フィルタの時)である。ラッチ回路(52)の出力に接続された減算器(53)の他方の入力には、予め前値より決められた予測値が別のラッチ回路(54)の出力として与えられており、その差が減算器(53)の出力として符号化された8bitのビット流で出力される。符号化の際、これら2つのラッチ回路(52)と(54)のクロックパルスCK1,CK2には同一のパルスが与えられる。予測値と実際値の差は、

2つのルックアップテーブル(ROMまたはゲート回路よりなる)(55),(56)により、特定のコードが割り当てられ、ルックアップテーブル(55)からは9bitのDPCM符号が、ルックアップテーブル(56)からはそれと1:1で対応する4bitのDPCM符号が出力される。

ルックアップテーブル(56)の4bitの出力は、更にラッチ回路(50)でクロックパルスCK1に同期して読みとられ、第3図のバッファメモリ(30)或いは(31)に接続される。これに対してルックアップテーブル(55)の9bitの出力は、セレクタ(57)を経て加算器(58)の入力端子の一方に印加され、他方の端子に印加された前予測値であるラッチ回路(54)の8bitの出力と加算され、新しい予測値が作り出される。ここで、加算器(58)の9bit入力側データは正負の値をとるものに対して、8bit入力側データは必ず正または零の値である。従つて、加算器(58)の出力も正か負かは定まらない。そこで、負クリップ回路(59)を設けてこれを必ず非負の値に変換する。即ち、負クリップ回路

(59)は、加算器(58)の符号bit出力(60)が負を示しているとき、その出力に零を与え、正のときは入力(8)の8bitをそのまま出力する。ラッチ回路(54)は、水平走査の始めに必ず一定の値、通常は振幅の半値がプリセットされる。端子(61)がこのプリセット入力である。

以上の初期値設定と予測値の生成が各走査線毎に繰り返されてDPCM符号化が行なわれる。

次に、DPCM復号化について説明する。

復号化の際は第5図破線で示されたデータの流れとなり、図の下半分は用いられない。復号の初期、即ち各水平走査線の最初に、前述同様ラッチ回路(54)がプリセットされる。それと同時にDPCM符号の4bit入力端子(62)より入力が入り、ラッチ回路(63)にクロックパルス(CK3)を用いて読みとられる。ラッチ回路(63)の出力は、第3のルックアップテーブル(64)に入力され、入力の4bitコードと1:1で対応した9bitデータに変換される。ルックアップテーブル(56)と(64)は、丁度逆テーブルの関係にある。ルックアップテーブル

(64)の出力は、更に復号時は上の入力を選択されたセレクタ(57)を通り、加算器(58)で初期値と加算され負クリップ回路(59)を通して新しい予測値を与える。続くクロックパルスCK2とCK3を連動させたクロックタイミングで、この新しい予測値がラッチ回路(54)に、新しい入力DPCMコードがラッチ回路(63)に入力される。以下これを繰り返す。このDPCM回路の動作周波数は、第2図例に対しては例えば2MHz、周期にして500Nsecであり、CMOSICによつても容易に実現される。復号化された8bitデータは、ラッチ回路(54)の出力として出力端子(65)より出力される。

続いて、誤り検出(訂正)方法の一実施例について述べる。

本発明に係る電子ステレオカメラでは、撮像装置の出力信号は直ちにデジタルに変換され、以後全ての処理がデジタル的に行なわれる。その場合、もつとも配慮しなければならないのは、符号誤りの検出と訂正方法にある。ここでは、これを第6図の如き構成で行なつた。第6図の(28)で示

したのは、第5図に示したDPCM回路である。また、(30)で示したのは第3図と同じくバッファメモリであり、ここでは、64Kx4bit構成のRAMとした。また、その入力にはセレクター(301)を設け、RAM(302)の入力にDPCM回路(28)とタイミングパルス発生回路(22)の双方からデータ入力できるようになっている。

DPCM符号化方式の場合は、符号化或いは復号化に当たっては前値を次々と使用している。従つて、その途中で何らかの誤りが発生すれば、以後のデータは全て誤りということになつてしまう。

そこで、本発明では、各走査線毎の符号化した際の最終予測値を同時に符号化された画像データとともに記憶しておく方法を採用している。しかも、その場合最終予測値自体の誤り検出訂正のために、最終予測値としては、同一の情報をメモリの3ヶ所以上に記憶させ、誤りが発生しても多数決で正しい予測値を決定することにすれば良い。

最終予測値は8bitデータであり、これを仮に3ヶ所に記憶し、且つ、240走査線の全てにわた

り、記憶したとすれば、所要メモリ容量は、1つの色フィルタ信号当り5.76Kbitとなり、先に用意した付加情報用メモリ容量の16Kbitに十分おさめることが可能である。そして、なおも余分なメモリ容量として10Kbit以上を余しており、ここにはシャッタースピード、絞り値、レンズ種類、日付け等のデータを格納する。このため、レンズには、カメラ本体に対しその種類、絞り値の伝達手段を設ける必要がある。

再生における復号の際に、ある走査線において復号の結果としての予測最終値が、撮影の際記憶しておいた予測最終値と異なる場合には、その走査線には誤りが発生したとして隣接する走査線情報をもつて補間を行なう。この補間は、情報が完全にデジタル化されており、且つ、再生の際には撮影記録の時空間的な制約が緩しくないから、容易にこれを行なうことができる。なお、第6図にはDPCM回路及びバッファ回路の半分しか図示されていないが、残る1チャンネルについても全く同様である。

続いて、第2図の六角形格子のフィルタアレイを用いた電子スチルカメラで撮像した画像の再生について説明する。

六角形格子の場合、中央画素を仮にRとした時、その周辺の6画素（6近傍画素）にはRは含まれず、Gが3画素、Bが3画素となっている。これは、他のGまたはBを中央画素にとつた時もまったく同様である。

このようなカラーフィルタを用いた場合の再生においては、ある画素に注目した時、そこに欠けており、且つ、6近傍画素に各3画素ずつ含まれている2個の色番号よりその中央画素の値を補間により求める。

第7図は、第2図のカラーフィルタアレイを用いて撮像した画像の再生装置の主要部ブロック図である。

第7図の(71)はカメラ本体より取りはずされ再生装置にセットされた磁気バブルカセットである。磁気バブルメモリ(701)は、再生装置側に用意された駆動回路(72)及びメモリインターフェイス回

路(73)に接続され、磁気バブルメモリに記録された画像データと付加情報データが取り出される。

この内、図中では(74)で示したDPCM符号データ4bitと(75)で示した最終予測値出力8bitとが示されている。

(76)はDPCM復号回路であり、復号データ(77)と最終予測値(78)とが出力されている。(79)～(82)は、各々1走査線の画像データを記憶し読み出すことのできる1Hメモリであり、1Hメモリ(79)には、復号された画像データが磁気バブルメモリからのデータ読み取りと同期して格納されていく。

1走査線分の復号データが、1Hメモリ(79)に書き込まれた後、磁気バブルメモリ(701)からは最終予測値が3組以上と出力(75)に読み出され、且つ、DPCM復号回路(71)の最終予測値(78)と比較回路(83)で比較される。もしも、前記3組の最終予測値のうち2組以上とDPCM復号回路(71)の出力(78)とが一致すれば、比較回路(83)の出力には論理0が出力される。また、もし2組以上が一

致しない場合には、何らかの誤りが発生したものとみなし、比較回路(83)は論理1を出力する。比較回路(83)の出力にはリセット端子を持つ2つのDフリップフロップ回路(84)、(85)がシフトレジスタ接続されており、これらが、各々、1Hメモリ(79)、(80)のデータに誤りが存在するか否かのフラグとなっている。

(86)は、これら3つのフラグとなっているフリップフロップ回路の出力を受け、誤りが存在する時それを訂正するための指令を出力する誤り検出回路である。(87)は、上記誤り検出回路(86)の訂正指令を受け、誤った走査線情報を隣接する走査線情報で補間（もしくは置換）するための補間回路である。(88)はセレクトであり、通常のデータ入力端と補間データ入力端とを適宜選択する。

このような構成とすることにより、本実施例では、1Hメモリ(80)の内容を前送する1Hメモリ(79)と(81)とで、補間または置換が可能となっている。

ここで、誤りの出現する態様について考えてみ

る。

まず、初期状態、即ち第1走査線から既に誤りが発生した場合には、それ以後のデータで訂正する以外に方法はない。従つて、この第1走査線のデータを1Hメモリ(79)より1Hメモリ(80)に移すと同時に、1Hメモリ(79)には次の走査線データを入れ、これが正しい場合にはそれを回路(86)で検出し、更に、(80)の内容を(79)の内容で書きかえてしまう。もしも、正しくない場合には、そのままとする。このようにすると、最初の何走査線かで誤りが連続しない限り、いずれは正しい値を1Hメモリ(80)に得られる。しかも、第1走査線を含む画面情報はブランキング期間に含まれるので、ここでの誤りは、実用上の大きな障害をもたらさない。

次に、画面中央部での誤りについて述べる。

画面中央部では、1Hメモリ(81)と(82)は、既に誤りがあつたとしても、それを補間または置換されたデータが記憶されている。そして、誤りを伴うデータが1Hメモリ(80)に移され、且つ、



フラグフリップフロップ回路(85)に1が立っているとき、次の走査線データのとりうる状態は、それが正しいか誤っているかのいずれかしかない。もしも、1Hメモリ(79)の内容が誤っていたら、フラグフリップフロップ回路(84)には1が立ち、正しければ0となつてゐる。

1Hメモリ(80)の内容が誤りで、1Hメモリ(79)の内容が正しければ、直ちに、それが検出され、1Hメモリ(80)の内容は、1Hメモリ(79)と(81)の両者より補間回路(87)で算出された補間値でもって置きかえられる。また、1Hメモリ(80)の内容が誤りで、且つ、1Hメモリ(79)の内容も誤りである場合には、1Hメモリ(80)の内容は、1走査前のデータである1Hメモリ(81)の内容で置換される。

このような訂正動作の後、訂正された1Hメモリ(80)に閉送するフラグフリップフロップ回路はリセットされる。また、この結果、1Hメモリ(80)~(82)には、誤ったデータは含まれなくなる。

以上の説明は、カラーフィルタの1色について

なされたものである。3色のフィルタを有する第2図の場合にはこの他に2チャンネル同様の回路を用いる。

これらは、第7図の(89)に示した色信号合成補間回路に入力され、まず、合成回路(90)で単板カラー撮像素子の出力と同一の色シーケンス信号を作成する。合成回路(90)の出力には、隣接する3本の走査線の近傍7画素が同時並列に得られるようシフトレジスタからなる窓領域切出し回路(91)が接続されており、画面全体にわたる局所並列演算を可能にしている。この窓切出し回路においては、中央画素の1色と各々互いに120°の角度をなして配置された3画素からなる2色の情報が並列に出力されているので、周辺2色の信号より中央の値を補間により求める。例えば、中央が図の如くG信号である時、周辺にはR,B信号が図の様に出力される。これら近傍画素の出力信号を色毎に分離し、2つの補間演算回路(92)及び(93)で演算すれば、中央画素に対する3色の信号が与えられることになる。もちろん、中央画素の色も近傍画

素の色も走査の進行とともに、R,G,B3種の組合わせを巡回するので、データセレクト(94)を用いて常に同一ラインから同一色信号が出力されるようにする必要がある。

以上により得られた再生色信号は、バッファメモリ(図示せず)を介してディスプレイされ、或いは、ハードコピーに用いられる。以上の説明では、簡単のためにコントロール信号は省略した。こうして従来のアナログ信号処理では、2走査線の情報をもつてしかなされていなかったものを、3走査線の間で処理することも可能となつた。

このように、本発明では、複雑な処理も再生装置に負担させることができる点で、カメラ本体の小型軽量化、低消費電力化を容易にはかるといふ利点を有している。また、第7図の回路を第2図の如きベイヤ-型カラーフィルタに適用しようとするときは、ベイヤ-型フィルタがRとBが縦順次であることを考慮して補間を行ない、且つ、局所並列演算を第7図の窓領域切出し回路(91)の如きものから、中央画素の周囲に8つの近傍画

素を持つものに変更すれば、容易にこれを実現できる。

第8図は、画像再生装置の他の実施例に係る主要部のブロック図である。図中、(71)の磁気バブルカセット、(701)の磁気バブルメモリ、(72)のメモリ駆動回路、(73)のメモリインターフェイス回路、(76)のDPCM復号回路、(83)の誤り検出回路及び(84)のフラグフリップフロップ回路の動作は、第7図とまったく同様である。異なっているのは、DPCM復号回路(76)が単に誤り検出のみ用いられている点であり、1Hメモリ(100)及び(101)は、この場合、4bitのDPCM符号データをそのまま記憶する。そして、もしも所しい走査線に誤りがあり、フリップフロップ回路(84)に1が立てばセレクト(102)は1Hメモリ(101)を選択し、これを1画面分のバッファメモリ(103)に記憶させる。バッファメモリ(103)の出力には高速度のDPCM復号回路(104)が接続されておりリアルタイムでバッファメモリ(103)の内容を復号化しつつ、これをD/A変換器(105)でアナロ

、  
解  
回  
  
通  
カ  
を  
3  
よ  
り  
コ  
ニ  
コ  
ニ  
し  
し

グに交換し、ディスプレイ装置(106)にディスプレイする。

このような構成にすれば、バッファメモリ容量を半減させることができるという利点を持つ。もちろん、DPCM復号回路(104)と(76)とを共通に用いて1回路だけとすることも可能であり、高速のDPCM回路は、パイプライン処理の手法を用いて実現可能である。また、本実施例において、色信号の1チャンネルでの処理のみを図示した点は第7図に同様である。

以上のように、本発明に係る電子ステルカメラは、カラーフィルタを備えた固体撮像素子からの撮像信号をデジタル信号に交換し、その信号の一水平走査信号をカラーフィルタの色要素毎に分離し、各色要素毎の信号を符号化圧縮手段によりそれぞれ符号化し、この圧縮された信号を記憶手段により記憶媒体に直接記憶させるように構成されているので、記憶手段及び記憶媒体の1コマ当たりの記憶容量が小さくて済み、このため、カメラ本体の小型・軽量化はもちろん、可動部を全く

特開昭59-70091(9)

不変とする信頼性の高い電子ステルカメラが実現できている。

また、画像信号を記憶媒体に記憶する際には、CPUにより信号処理を施して記憶するのではなく、符号化圧縮手段により色分離符号化を行なうのみでその信号を記憶するように構成したので、CPUでの処理時間に相当する時間を必要とせず、このため、回路構成も簡単で、消費電力も少なく、連続撮影の繰り返し周期も短くなり、連写も可能になつている。

以上のようにして、従来の第1～第3の欠点は全く解決されている。

さらに、画像信号の各走査線毎に十分な頻りの検出及び訂正機能を持たせることができるため、そのような機能を持たせた場合の効果は大きい。そして、従来メモリ等に記入してきた撮影条件等の情報を、画像データと共に自動的に記録するようにすることもできるので、再生時にその編集を行なうのに便利である。

#### 4. 図面の簡単な説明

第1図は従来の電子ステルカメラの一例を示すブロック図、第2図(a)・(b)・(c)は本発明において用いられるカラーフィルタアレイの例を示す説明図、第3図は本発明の一実施例に係る電子ステルカメラのブロック図、第4図は本発明において用いられるイメージセンサの一例を示すブロック図、第5図はDPCM回路の一実施例を示すブロック図、第6図は誤り検出訂正用データ、撮影条件等の付加情報を画像データに追加記録するための回路のブロック図、第7図は本発明の電子ステルカメラで撮像された画像を再生する再生装置の一実施例を示すブロック図、第8図は前記再生装置の他の実施例を示すブロック図である。

(1)…CCD固体撮像素子、(2)…駆動回路、(3)…プリアンプ、(4)…プロセス増幅器、(5)…A/D変換器、(6)…バッファメモリ、(7)…D/A変換器、(8)…メモリインターフェイス、(9)…CPU、(10)…RAM・ROMメモリ、(11)…磁気バブル素子、(12)…同期信号発生回路。

(13)…撮影レンズ、(14)…クイックリターンミ

ラー、(15)…ファインダ光学系、(16)…耐光回路、(17)…測光素子、(18)…固体撮像素子、(19)…カラーフィルタ、(20)…駆動回路、(21)…同期信号発生回路、(22)…タイミングパルス発生回路、(23)…リリーススイッチ、(24)…撮影条件設定回路、(25)…警告回路、(26)…プリアンプ、(27)…A/D変換器、(28)・(29)…DPCM回路、(30)・(31)…RAMバッファメモリ、(32)…磁気バブルメモリインターフェイス、(33)…磁気バブルカセット、(34)…磁気バブル駆動回路、(35)…データ検出回路、(36)…レンズデータ発生回路、(37)・(38)…電線。

(41)…フォトダイオード、(42)…垂直伝送CCD、(43)…水平伝送CCD、(44)…出力増幅器。

(51)…データ入力端子、(52)…ラッチ回路、(53)…減算器、(54)…ラッチ回路、(55)・(56)…ルックアップテーブル、(57)…セレクタ、(58)…加算器、(59)…負クリップ回路、(60)…符号bit出力、(61)…端子、(62)…端子、(63)…ラッチ回路、(64)…ルックアップテーブル、(65)…端子。

(301)…セレクタ、(302)…RAM。

図1

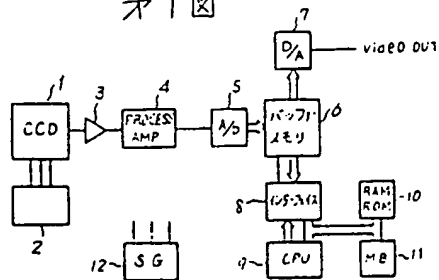


図2

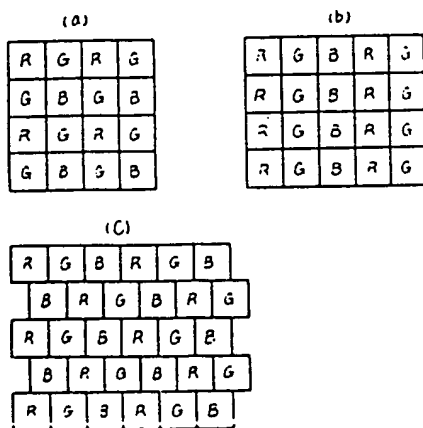


図4

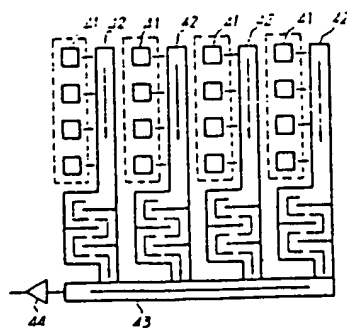


図3

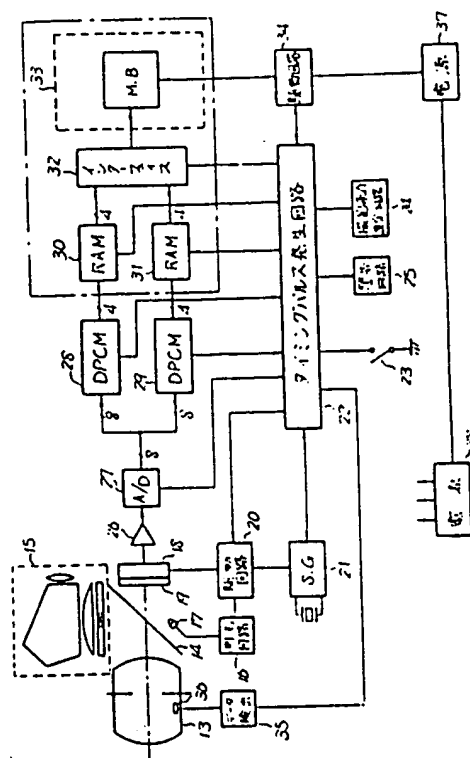
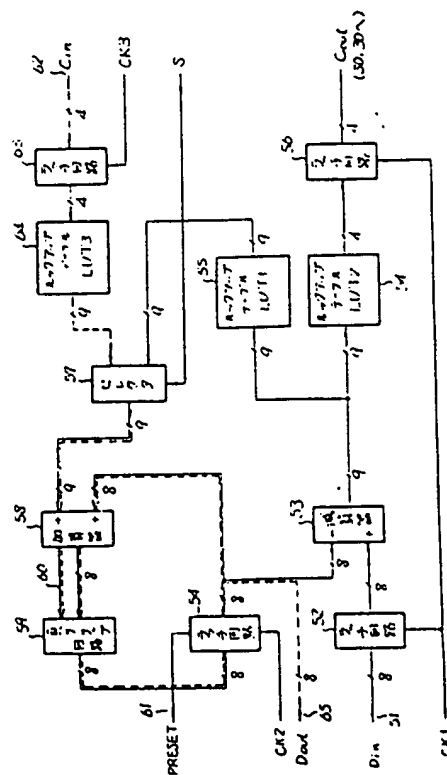
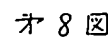


図6

図5



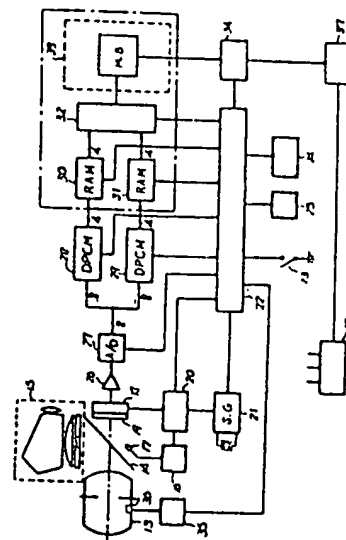


**(54) ELECTRONIC STILL CAMERA**

(11) 59-70091 (A) (43) 20.4.1984 (19) JP  
 (21) Appl. No. 57-178496 (22) 13.10.1982  
 (71) NIHON KOGAKU KOGYO K.K. (72) ATSUSHI KAWAHARA(2)  
 (51) Int. Cl. H04N9/04, H04N5/26, H04N7/13

**PURPOSE:** To obtain a small-sized electronic still camera with low power consumption and to reduce storage capacity per frame by preparing the same number of coding compressing means as the kinds of colors for color filters in each scanning to encode color separations and store the codes directly.

**CONSTITUTION:** The output of a single-board color solid-state image pickup element 18 obtained by overlapping the color filters 19 is an output waveform repeating two colors, R and G or B and G, alternately in each scanning line. An A/D converter 27 converts the output of the element 18 into a digital signal of 8 bits in each picture element. The digital output is applied to two DPCM's 28, 29, coding compressing means, and outputted as compressed 4-bit DPCM coding signals and a G signal and an R or B signal are accumulated in RAM buffer memories 30, 31 in each picture element. The one-picture elements temporally stored in the buffer memories are immediately transferred to a magnetic bubble cassette 33 through a magnetic bubble interface 32 together with prescribed adding information.



16: photometric circuit, 20,34: driving circuit, 22: timing pulse generating circuit, 24: photographing condition measuring circuit, 25: alarm circuit, 35: data detector, 37,38: power supply

**(54) SOLID STATE COLOR IMAGE PICKUP ELEMENT**

(11) 59-70092 (A) (43) 20.4.1984 (19) JP  
 (21) Appl. No. 57-178991 (22) 14.10.1982  
 (71) FUJI SHASHIN FILM K.K. (72) SHINSAKU FUJITA(2)  
 (51) Int. Cl. H04N9/04

**PURPOSE:** To prevent danger of pollution due to such as alkali metal by coloring a resin film of a micro-color filter with a coloring matter containing cations consisting of plural nonmetallic atoms at a prescribed ratio.

**CONSTITUTION:** A coloring matter expressed by a general formula  $D(SO_3H_mX_n)_p$  is used for a part or all of the coloring matter of the color resin film of the micro-color filter formed on the surface of a photodetecting part of a solid state image pickup element. In said formula, D is a coloring matter part, X is cations consisting of plural metallic atoms, m and n are values of more than 0 and less than 1 and  $m+n=1$ , and p is an integer selected from 1~6. Thus, the danger of pollution due to alkali metal of the solid state color image pickup element can be extremely prevented.

**(54) PAL TYPE CLOCK PHASE DETECTOR**

(11) 59-70093 (A) (43) 20.4.1984 (19) JP  
 (21) Appl. No. 57-180703 (22) 14.10.1982  
 (71) MATSUSHITA DENKI SANGYO K.K. (72) YOSHIO YASUMOTO(1)  
 (51) Int. Cl. H04N9/46, H04N9/39

**PURPOSE:** To obtain a PAL type clock phase detector outputting clocks reducing jitter with a simple constitution by combining a differential signal generator, an integrator, delay circuits, and an adder.

**CONSTITUTION:** A digital video signal is applied to the differential signal generator 10. The generator 10 inputs the digital video signal and adds a signal  $P_{e-2}$  passed through two delay circuits 6, 7 to a signal  $-P_e$  passed through an inversion gate 8 by the adder 9. The circuit 10 finds out the difference between the data  $P_{e-2}$  of two samples before and the data  $P_e$  at the present time and outputs  $P_{e-2} - P_e$ . Subsequently, the integrator 11 integrates chrominance subcarriers out of a digital video signal only for a burst period. The integration is controlled by an integration controlling signal indicating the same period. The integrated output can be used as a phase difference signal. The adder 13 adds the phase difference signal to a signal obtaining by delaying the phase difference signal by one horizontal scanning period to obtain a composite phase difference signal.

